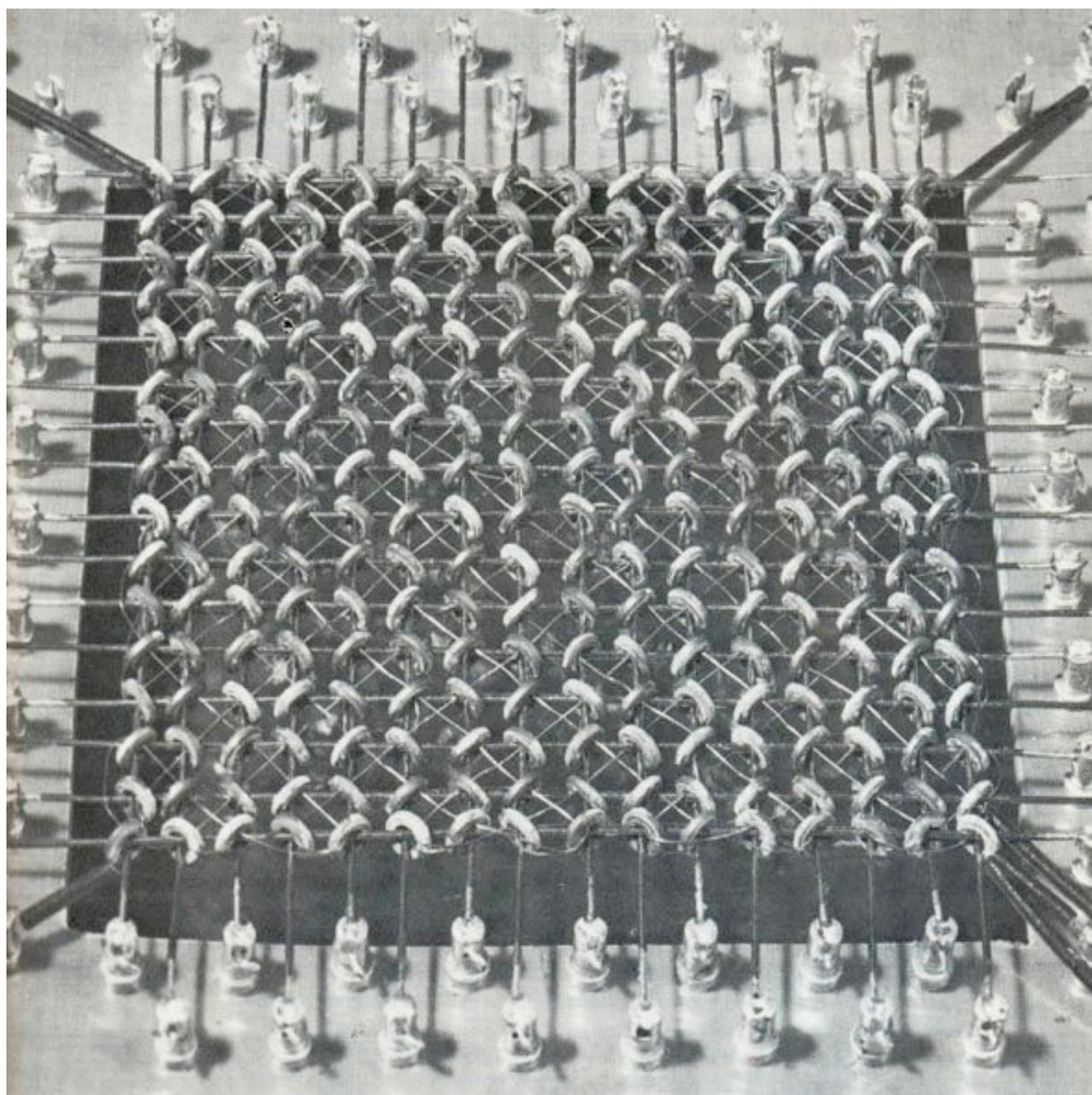


MEMORIA RAM A NUCLEI MAGNETICI
&
PROGETTO WHIRLWIND

Corrado Bonfanti - 2007



**PIANO DI
MEMORIA A
NUCLEI
MAGNETICI
16x16 bit**

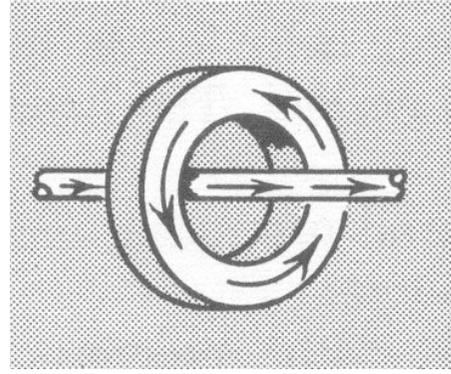
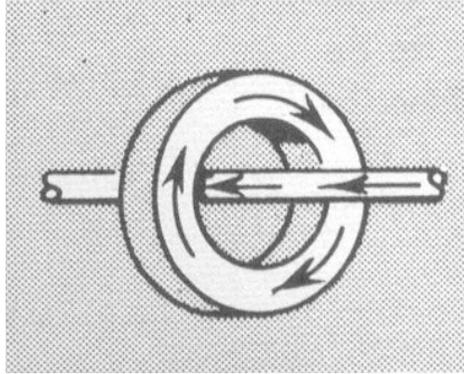
Ciascun “nucleo”
(anellino toroidale)
contiene un bit
d’informazione:
0 oppure 1 a
seconda del verso
di
magnetizzazione.

La RAM veloce a nuclei magnetici fu un'invenzione di An Wang e F.Viehe intorno al 1950.^[1]

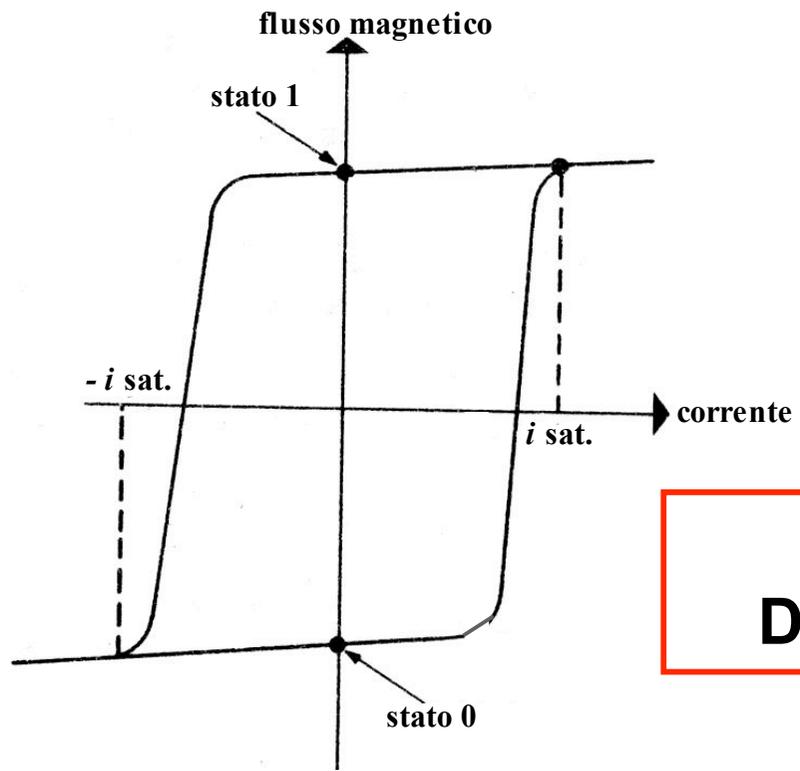
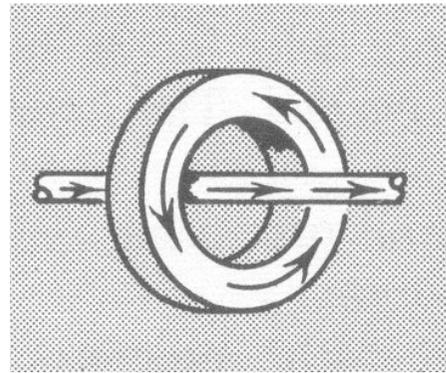
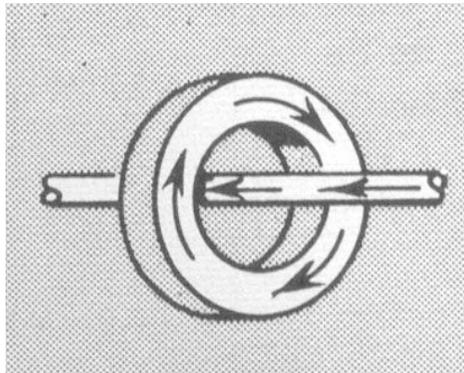
Fu poi perfezionata da Jay Forrester che, nel 1953, la adottò nel progetto Whirlwind, sviluppato al MIT (Massachusetts Institute of Technology), in sostituzione dei tubi a raggi catodici di cui aveva peraltro realizzato una versione speciale.

Attraverso successive migliorie e miniaturizzazioni, la memoria a nuclei divenne uno standard rimasto in auge fino ai primi anni '70, allorché s'imposero le memorie a stato solido con scala d'integrazione sempre più spinta.

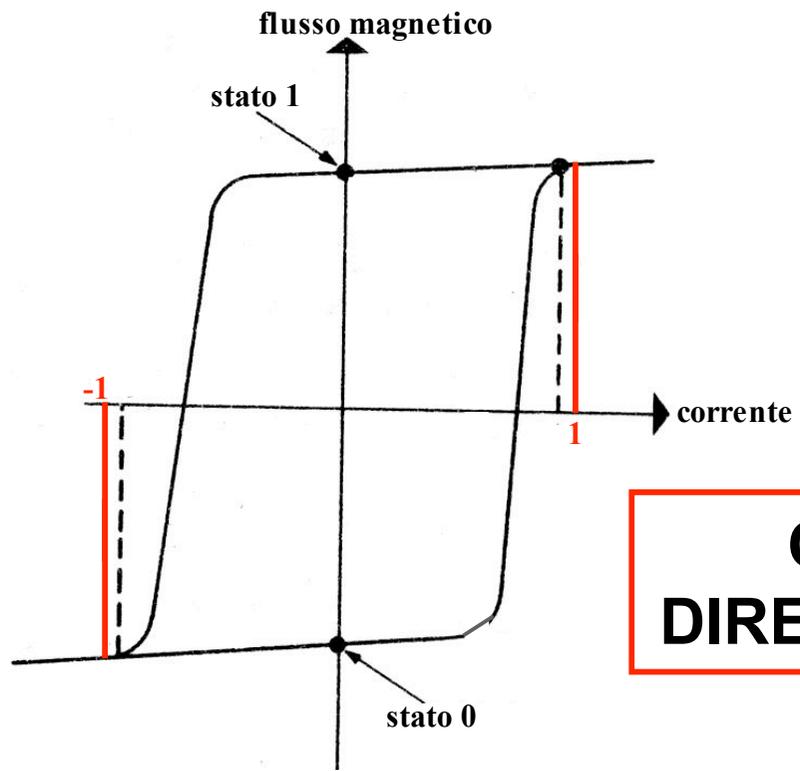
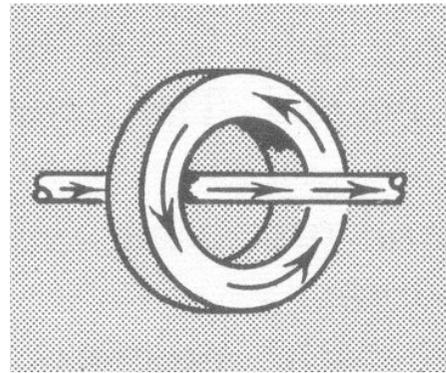
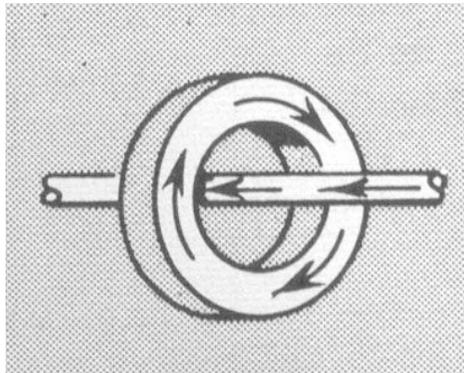
^[1] An Wang, ingegnere cinese trapiantato in USA e perfezionatosi a Harvard, nel 1950 fondò i Wang Laboratories che per circa quarant'anni furono contemporaneamente fucina di tecnologie e fabbrica di prodotti commerciali innovativi. (Da non confondere con il logico cinese Hao Wang)



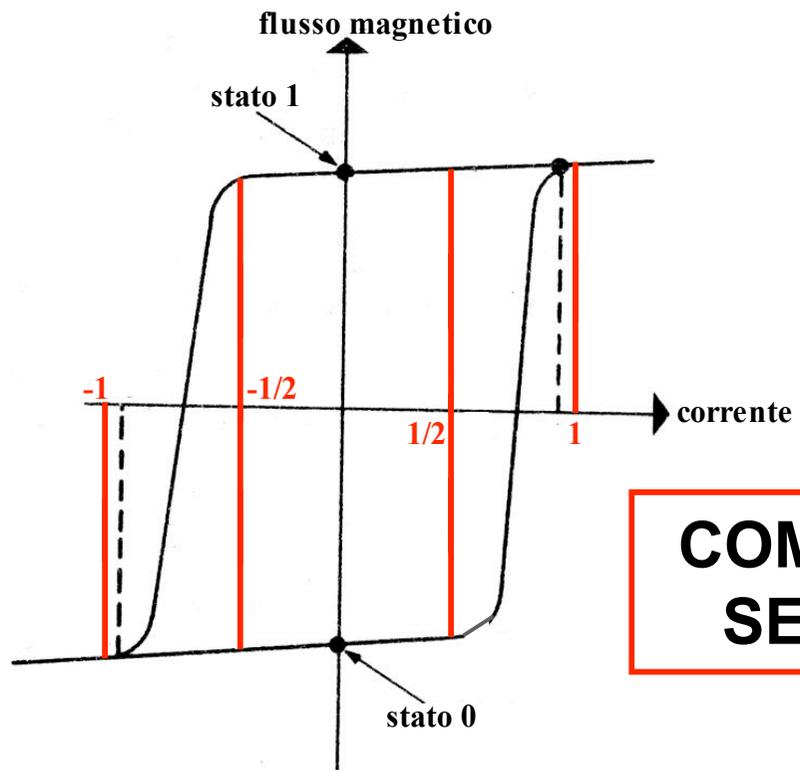
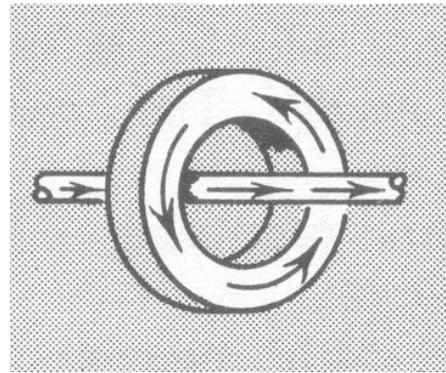
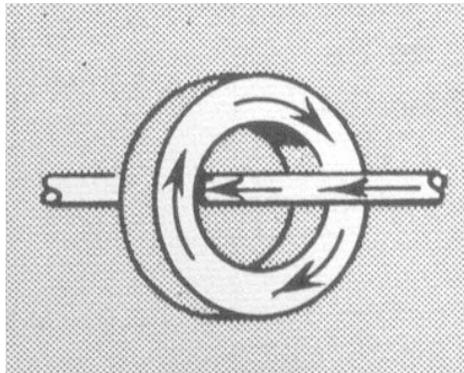
IDEA DI BASE



**CICLO
D'ISTERESI**



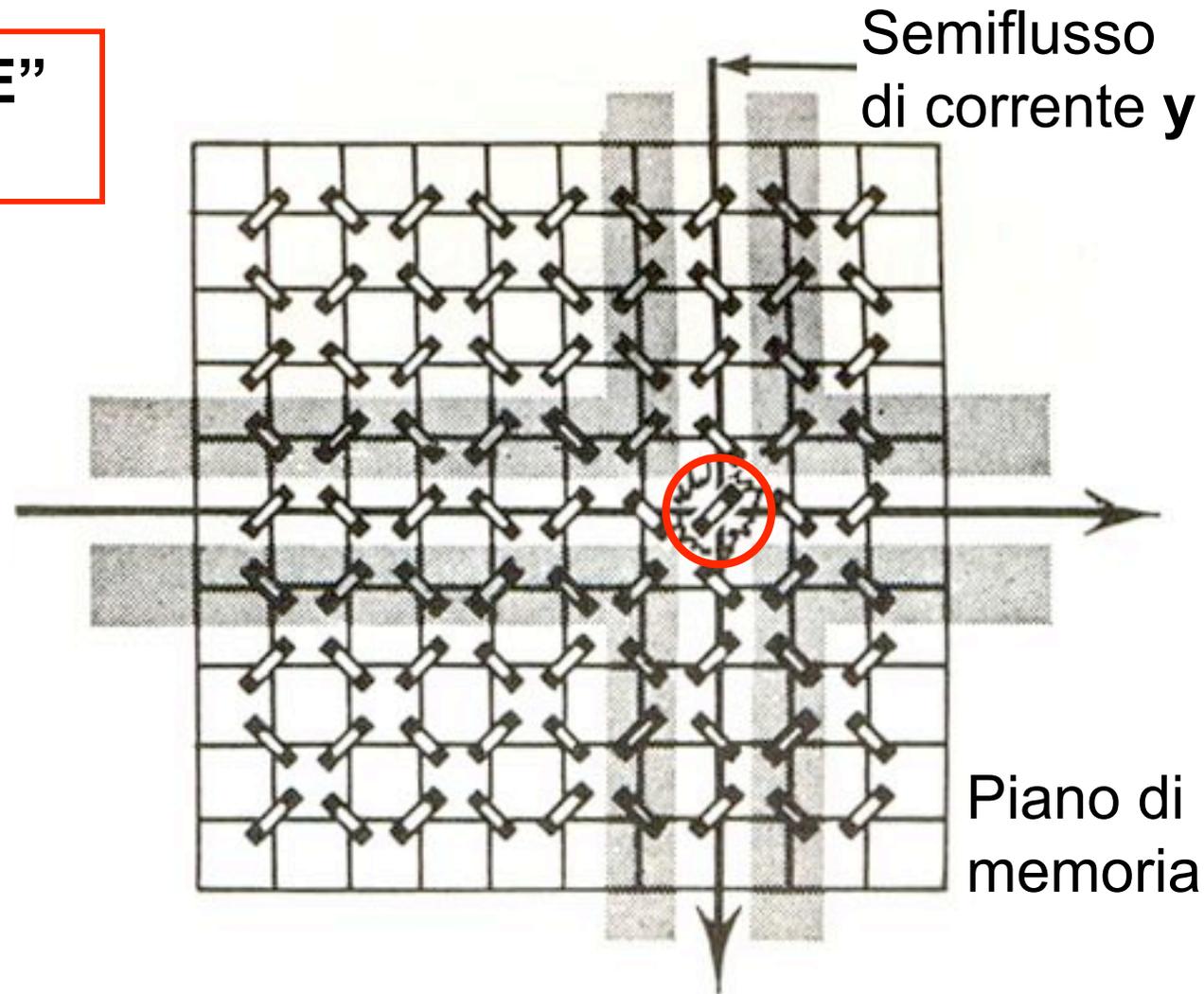
CORRENTE DIRETTA / INVERSA



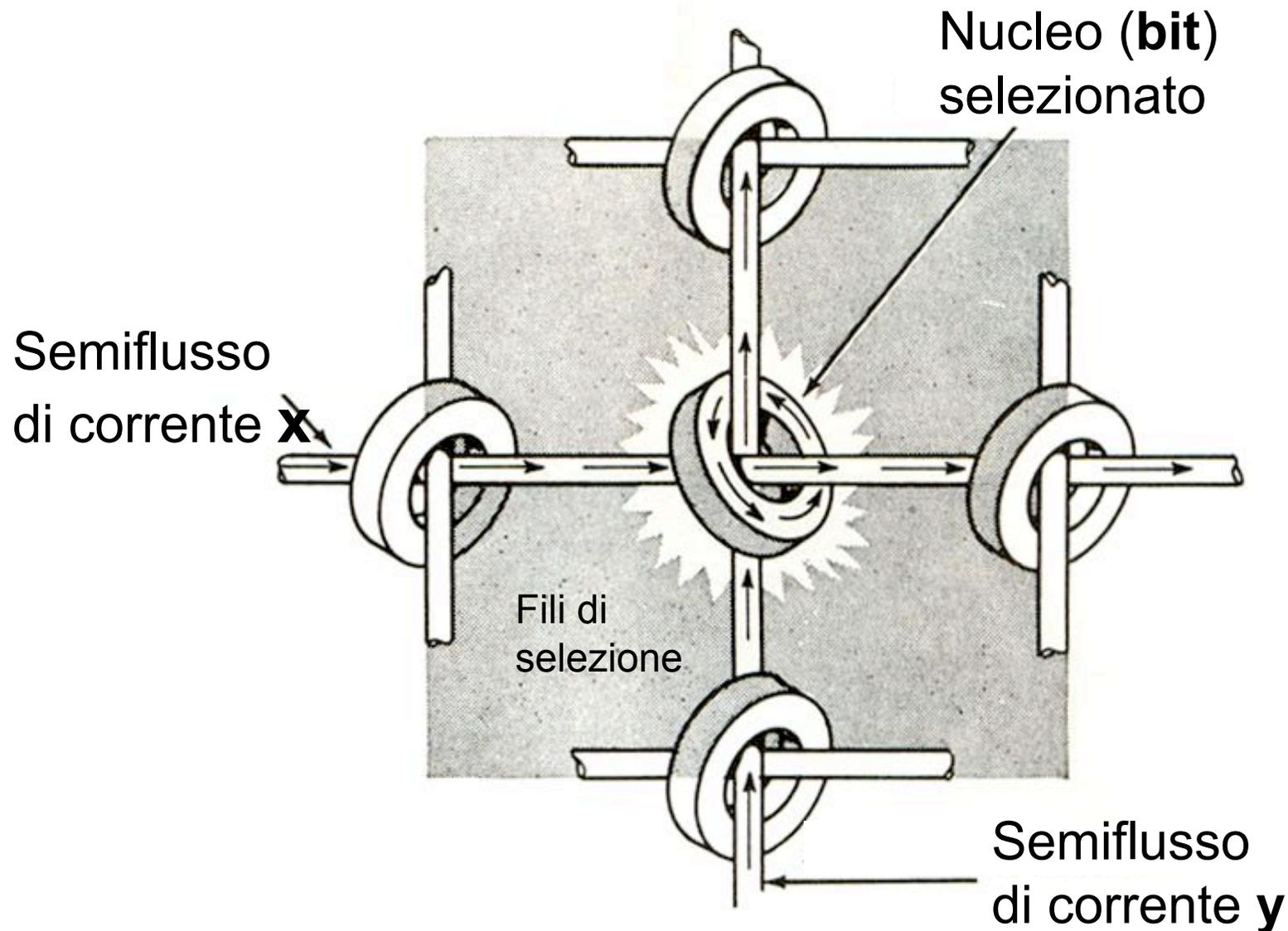
**COMPOSIZIONE DI
SEMICORRENTI**

**“SELEZIONE”
DI UN bit**

Semiflusso
di corrente **x**



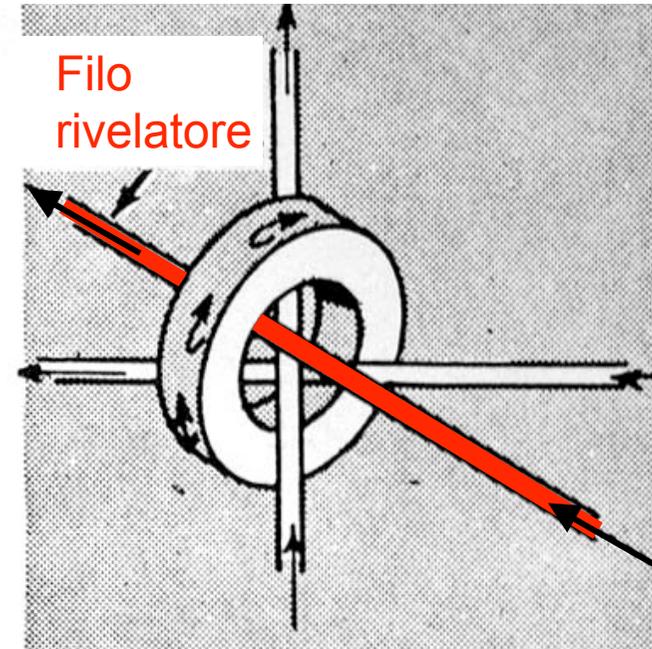
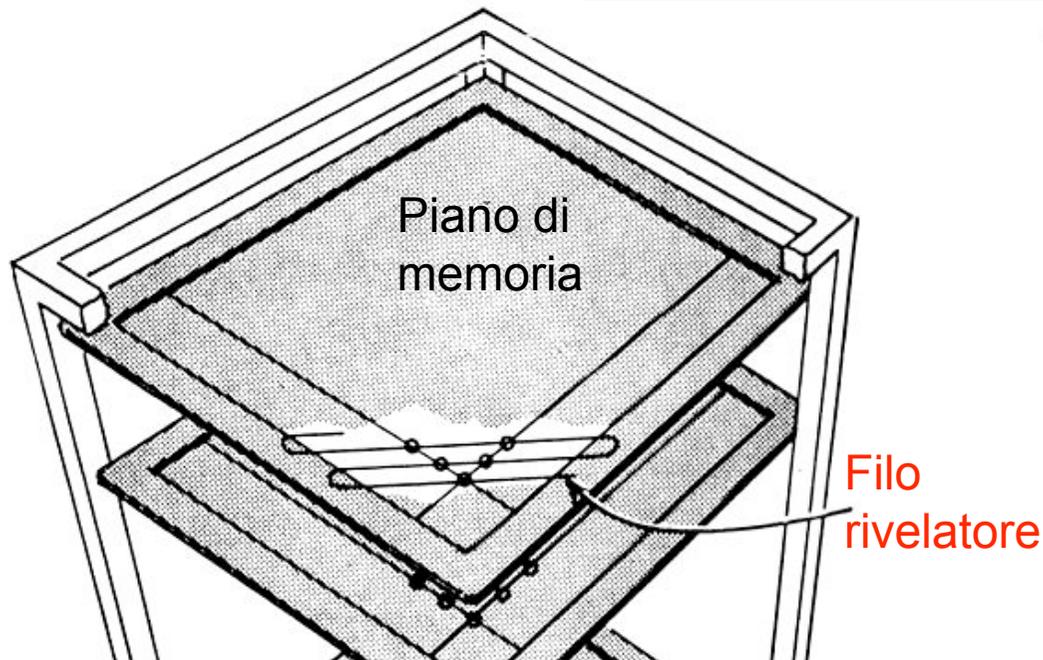
Se due fili ortogonali portano contemporaneamente e in verso concorde un impulso di corrente pari alla metà della corrente di eccitazione dell'anellino magnetico, essi agiscono solo sul **bit** attraversato da entrambi (**selezione**).



I due possibili versi dei semiflussi concordi determinano lo stato di magnetizzazione del bit ovvero il suo valore convenzionale (selezione 0 / selezione 1).

Lo stato del bit rimane stabile fin quando non sopravviene un ulteriore impulso in verso contrario.

“LETTURA” DI UN bit



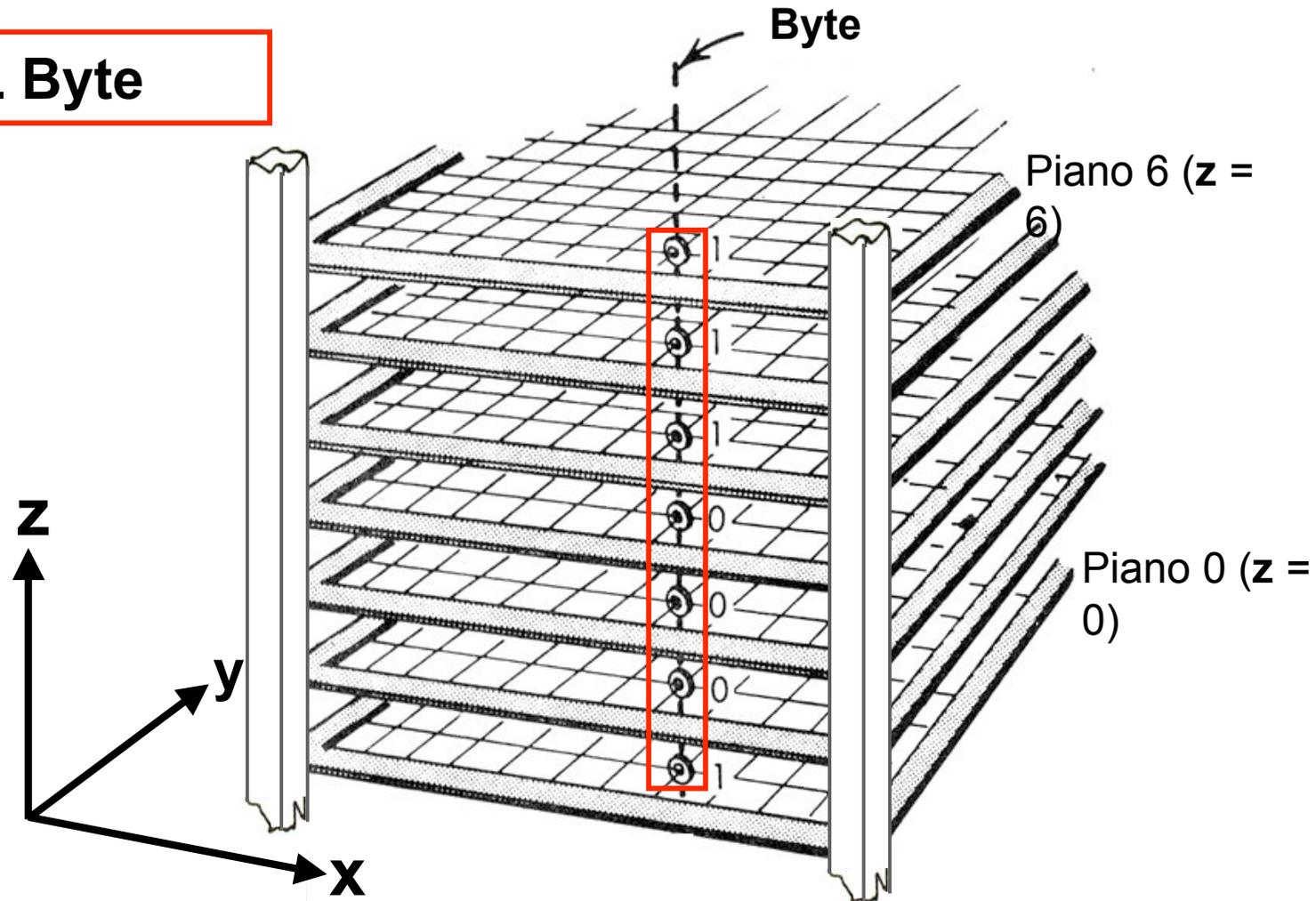
Il **filo rivelatore** attraversa in diagonale tutti i bit di un piano. In esso si genera un impulso di corrente quando il bit selezionato cambia il proprio verso di magnetizzazione.

In fase di **lettura**, si effettua una selezione 0.

Quindi, se il bit letto era già nello stato 0, il filo rivelatore non raccoglie alcun segnale; se invece raccoglie un segnale (**lettura distruttiva**), significa che l'esito della lettura è il valore 1.

In tal caso occorre un secondo ciclo (**risrittura**) per riportarlo al valore 1.

IL Byte

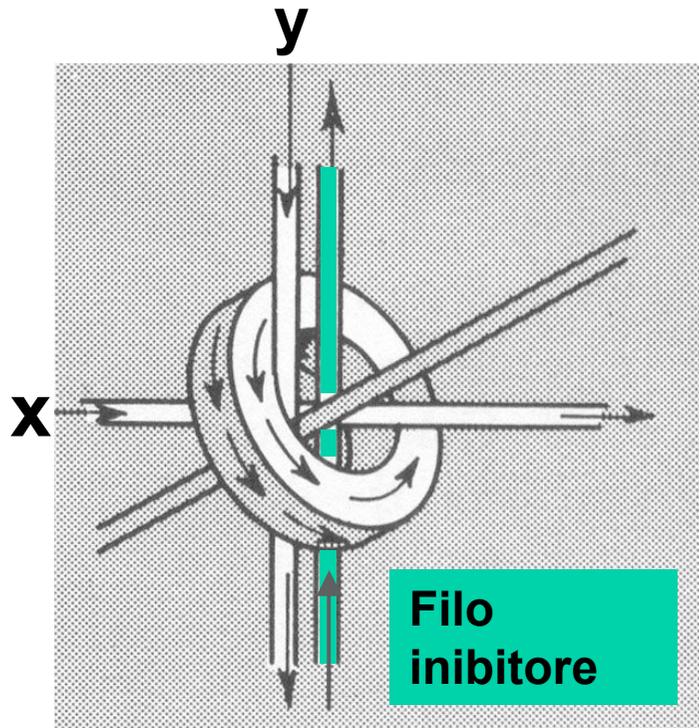


I piani di memoria sono sovrapposti a castello per formare un **modulo**.

I bit omologhi nei piani del modulo formano un elemento di memoria (**Byte**) indirizzabile mediante le coordinate **x** e **y**; i bit che compongono un Byte (contraddistinti dalla **coordinata z**) vengono operati tutti contemporaneamente (ovvero **in parallelo**) sia in lettura che in scrittura / riscrittura.

La figura esemplifica un Byte "arcaico" di 6 bit (+1 per il **controllo di parità**).

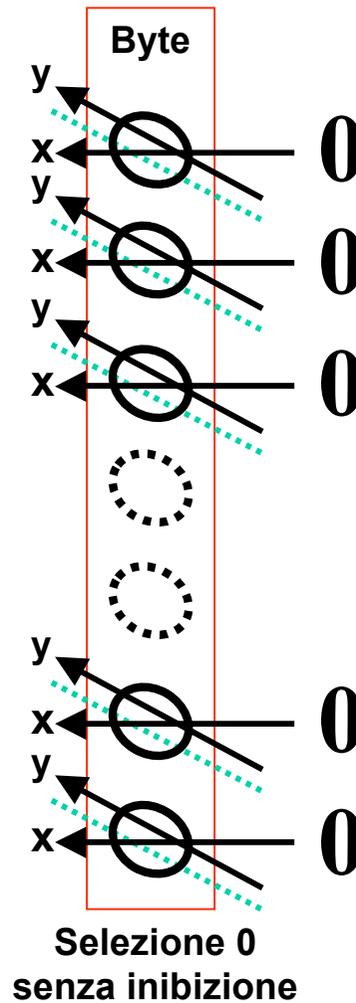
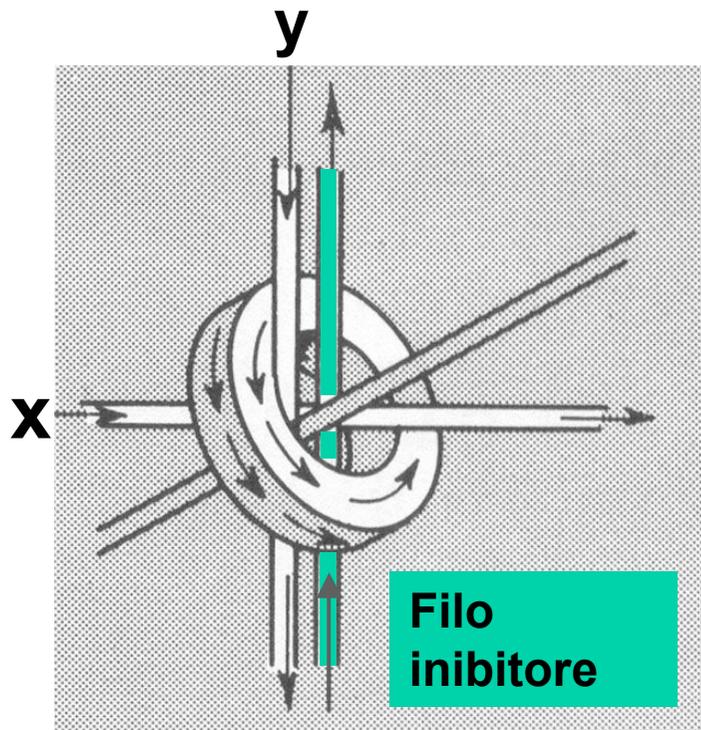
IL FILO INIBITORE



In ciascun piano di memoria, i fili inibitori corrono paralleli ai fili di selezione **y**.

Se uno di essi riceve un impulso di uguale ampiezza (semiflusso) ma di verso contrario a quello del filo **y** contiguo, l'effetto di quest'ultimo viene inibito.

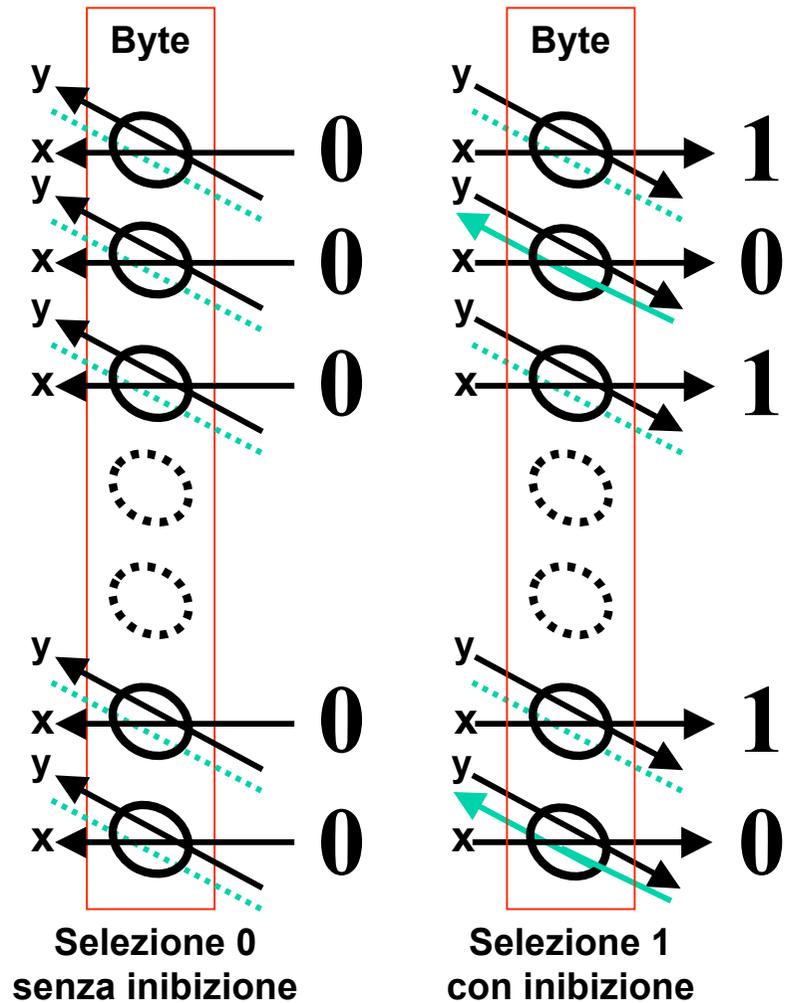
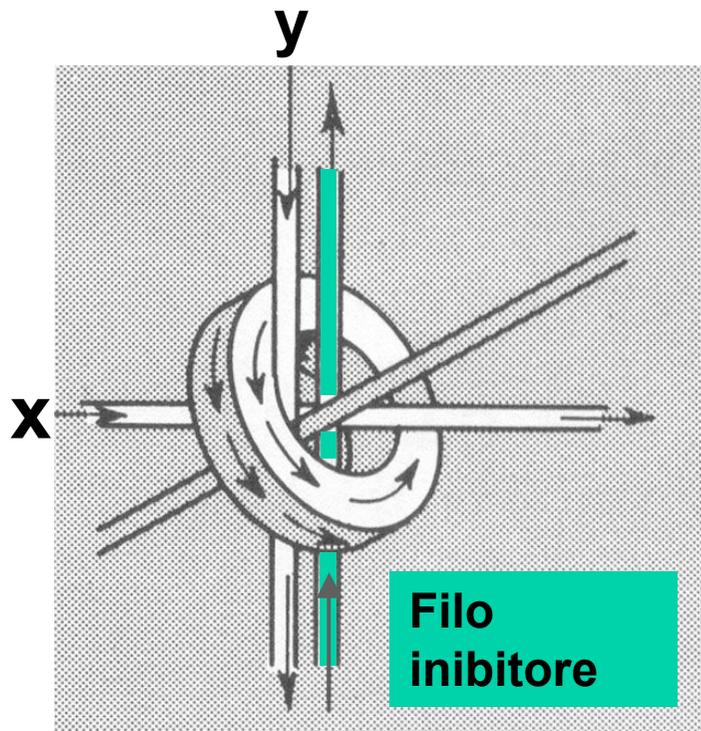
**“SCRITTURA”
(O RISCrittURA)**



L'operazione di scrittura comporta un primo ciclo di selezione 0 su tutti i bit che compongono il Byte, lasciandoli quindi nella stessa situazione che sarebbe risultata dopo un ciclo di lettura.

Durante questo ciclo i fili d'inibizione rimangono inattivi e il filo rivelatore non svolge alcuna funzione.

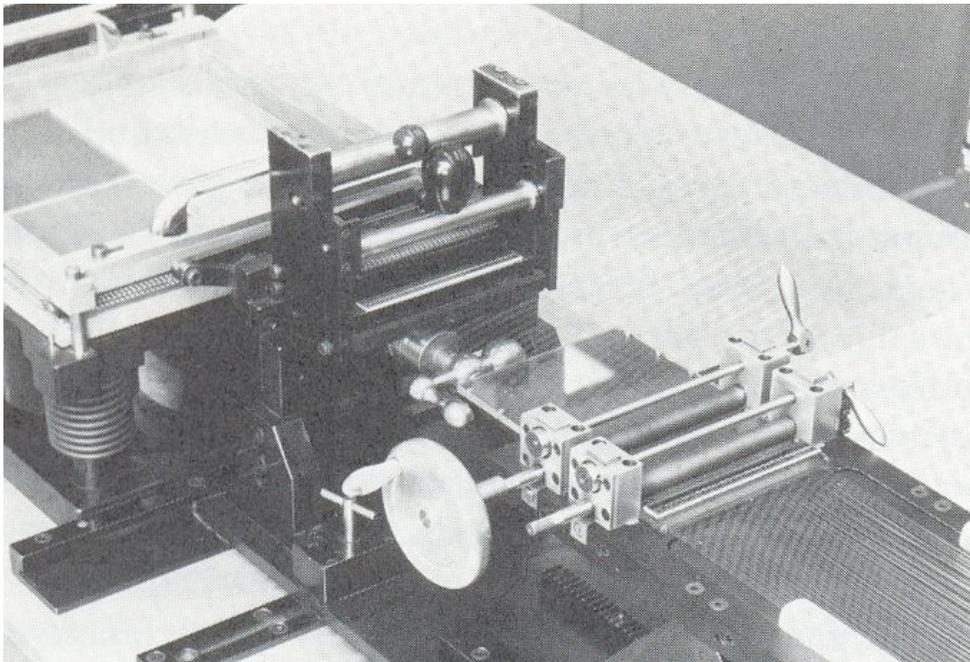
**“SCRITTURA”
(O RISCrittURA)**



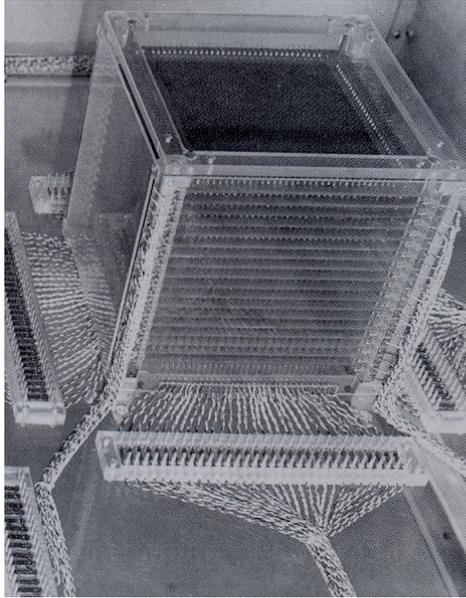
Con un secondo ciclo (l'unico ad essere effettuato in caso di riscrittura), i fili **x** e **y** di tutti i bit del Byte effettuano una selezione 1.

Contemporaneamente, quei fili inibitori che ricevono un impulso di verso contrario a quello del filo **y** contiguo annullano l'effetto di quest'ultimo.

Nelle prime versioni i nuclei erano di ceramica mentre la ferrite (biossido di ferro) divenne il materiale adottato definitivamente. Gli anellini furono ridotti fino a meno di 1 mm di diametro, richiedendo speciali apparecchiature per la loro filatura che nei primi tempi, con dimensioni maggiori, veniva effettuata a mano.



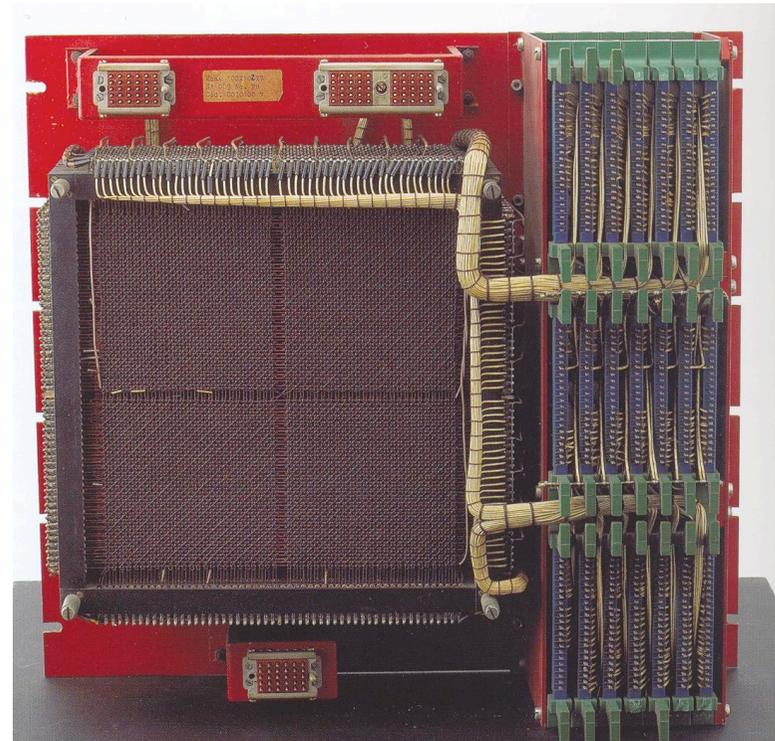
Grazie a macchine come questa la filatura dei fili ortogonali (quelli di selezione) di un piano 64x64 si eseguiva in 12 minuti rispetto alle 25 ore della filatura a mano.



Castello di memoria della CEP
(Calcolatrice Elettronica Pisana; 1957-61):
la sovrapposizione di 18 piani a doppia
faccia corrisponde alla **parola** di 36 bit.
Due castelli di piani 64x64 realizzano la
capacità totale di 8.192 parole.

Modulo di memoria da 10 kB
dell'Olivetti ELEA 9003 (1959):
7 piani sovrapposti
corrispondono al carattere
codificato in 6 bit (+ 1 bit
riservato al controllo di parità).

La **modularità** consentiva
configurazioni di memoria da un
minimo di 20.000 a un massimo
di 160.000 caratteri.



WHIRLWIND

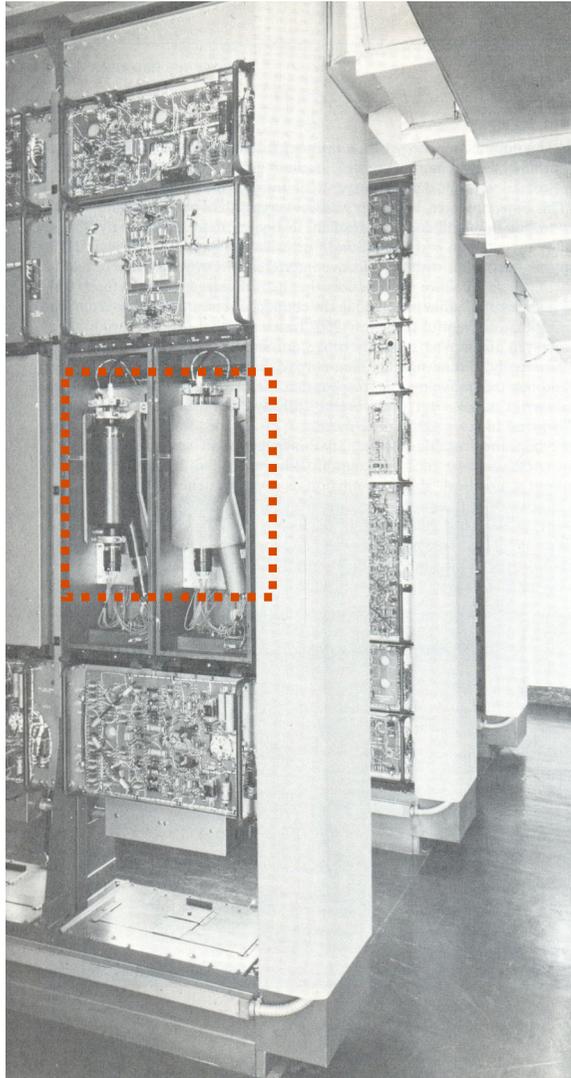
Data la sua importanza storica e le vicende che ne scaturirono, **Whirlwind** (Turbine) merita qualche ulteriore annotazione.

Alla fine di una storia lunga e travagliata, Whirlwind risultò fortemente innovativo benché ancora basato sulla tecnologia a valvole.

Le origini del progetto risalivano al 1946 e prendevano le mosse dalla realizzazione di un simulatore di volo, con tecnologia analogica, per l'addestramento dei piloti della marina militare.

In aggiunta alla memoria a nuclei, alcune delle innovazioni più notevoli sono state:

- monitor a raggi catodici con display grafico (monocromatico), operabile mediante penna luminosa;
- uso massiccio di terminali remoti collegati su linee telefoniche e operanti in tempo reale;
- tecniche per l'aumento dell'affidabilità e per il funzionamento ininterrotto (*'round the clock = 24 ore su 24*);
- software d'avanguardia, tra cui un sistema operativo tra i primi degni di questo nome.



Una delle coppie di tubi a raggi catodici di tipo speciale che costituivano la memoria elettrostatica del primo modello (Whirlwind I) completato nel 1951.



Un piano di memoria a nuclei nelle mani di Jay W. Forrester il quale, assieme a Robert Everett, fu il principale progettista del Whirlwind.



Whirlwind II installato presso il MIT.

Notare, sulla destra, la stazione grafica interattiva.

I personaggi in piedi sono Jay Forrester (in abito chiaro) e Robert Everett. Nei molti anni della sua durata, il progetto Whirlwind fu teatro di controversie e dissapori tra persone e istituzioni coinvolte. Forrester ne uscì nel 1956 per insegnare al MIT; Everett, nel 1959, fondò la Mitre Corp. portandosi appresso un nutrito gruppo di collaboratori.

Di pari passo con lo sviluppo di Whirlwind, realizzato in esemplare unico, procedette il progetto del **sistema SAGE** (*Semi Automatic Ground Environment*) concepito per difendere l'intero territorio degli USA da eventuali attacchi aerei o missilistici.

Sulla versione finale di Whirlwind, fu infatti modellato il computer AN/FSQ-7^[1] destinato a equipaggiare il SAGE in ben 27 esemplari. Questi 27 "nodi" erano inteconnessi mediante una rete telefonica "dedicata" e ricevevano ed elaboravano in tempo reale i segnali delle stazioni radar di avvistamento.

Battendo un'agguerrita concorrenza, IBM si aggiudicò, come *prime contractor*, la succulenta commessa per la costruzione dell'intero sistema SAGE ricavandone, in aggiunta, un cospicuo bagaglio di *know how*.

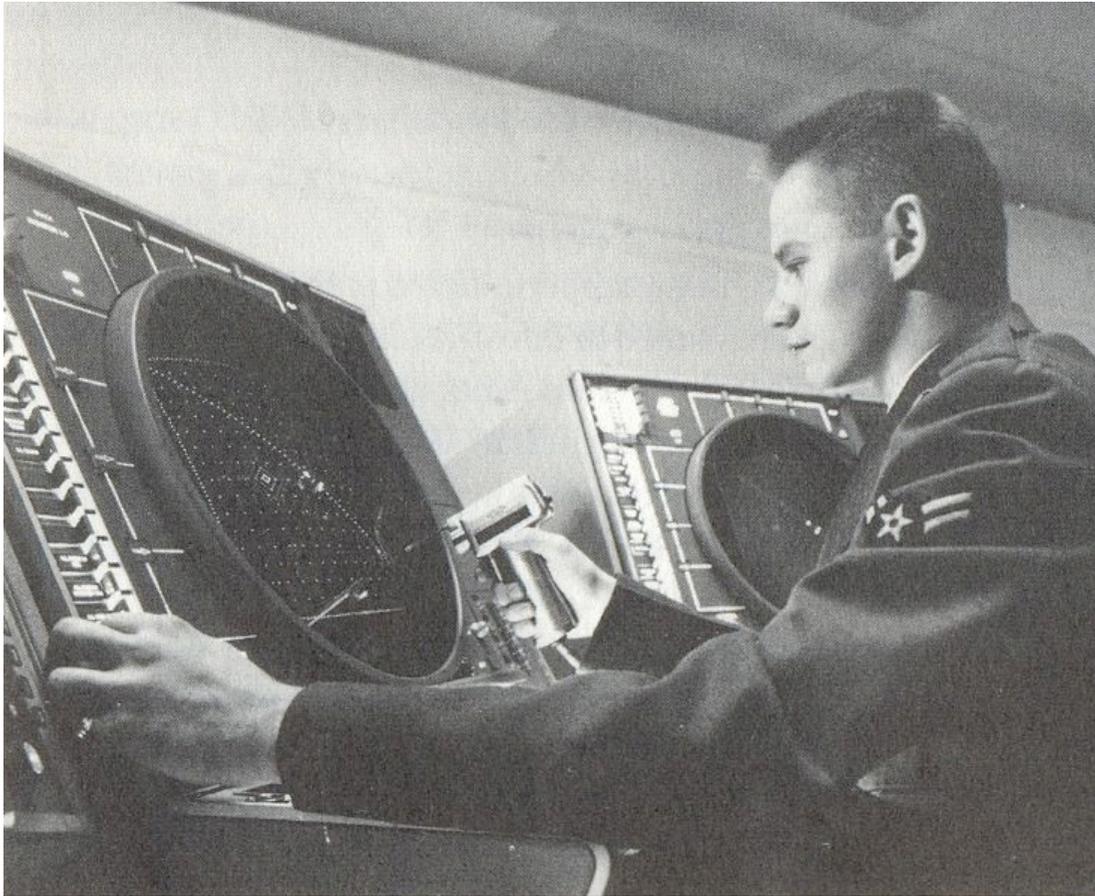
Il coinvolgimento dell'IBM iniziò nel 1952 e, nel momento di massimo impegno, più di 7.000 persone lavoravano al SAGE.

Tra il personale tecnico c'era anche Kenneth Olsen il quale lasciò il MIT nel 1957 per fondare la DEC- Digital Equipment Corporation e farla assurgere, in breve tempo, al ruolo di leader mondiale nel settore dei minicomputer.

In effetti, la Digital "inventò" l'architettura del minicomputer, aprendo un nuovo segmento di mercato; i suoi primi successi furono legati alla prolifica serie dei PDP (Programmed Data Processor), dal PDP-1 del 1960 al PDP-11 degli anni '70.

Diversi costruttori, barcamenandosi tra soluzioni originali e scopiazzamenti, avevano sviluppato in proprio memorie a nuclei, ma i brevetti di Forrester erano all'avanguardia e facevano gola. Dopo molte esitazioni e mercanteggiamenti, nel 1964, IBM si decise a pagare al MIT un *una tantum* di 13 milioni di dollari per lo sfruttamento di quei brevetti; una cifra che fece scalpore all'interno e all'esterno dell'azienda ma che, alla lunga, fu ampiamente ripagata dal mercato.

[1] La sigla sta per *Army-Navy Fixed Special eQuipment*.



La versione finale della stazione grafica interattiva che equipaggiava l'AN/FSQ-7.

La penna luminosa (*light gun*) si distingue nella mano dell'operatore militare.

Il primo degli AN/FSQ-7 fu operativo nel 1958 e l'intero sistema SAGE, completato nel 1963, rimase in servizio fino ai primi anni '80. Alcune caratteristiche dell'AN/FSQ-7: 50mila istruzioni/sec, 50mila valvole elettroniche, 3mila kw di potenza elettrica, 250 tonnellate di peso.